

Facultatea de Electronică și Telecomunicații
 Departamentul de Electronică Aplicată

TEZĂ DE DOCTORAT

-REZUMAT-

**Contribuții la implementarea tehnicilor digitale de
 modulație/demodulație în FPGA**

Autor: ing. Silvana-Oana POPESCU

Conducător științific: prof.dr.ing. Aurel-Ștefan GONTEAN

Teză susținută public în data de **19.03.2012.**

Președinte: prof.dr.ing. Marius OTEȘTEANU, *Universitatea "Politehnica" din Timișoara*

Membri: prof.dr.ing. Paul SVASTA, *Universitatea Politehnica București*

prof.dr.ing. Dan PITICA, *Universitatea Tehnică Cluj-Napoca*

prof.dr.ing. Alimpie IGNEA, *Universitatea "Politehnica" din Timișoara*

Informații statistice referitoare la teza de doctorat

Nr.			Observații
1.	Nr. capitole	7	
2.	Nr. total de pagini	148	
	Nr. de pagini în corpul tezei	145	
	Nr. de pagini în anexă	1	DVD atașat pentru programele VHDL și aplicațiile în System Generator
	Nr. de pagini suplimentare editură	2	
3.	Nr. de figuri	146	Majoritatea figurilor au fost concepute și/sau desenate de autoare
4.	Nr. de tabele	17	10 originale
5.	Nr. total de referințe bibliografice	184	
6.	Nr. de articole ale autorului	12	11 ca prim autor, dintre care 10 publicate, 1 acceptat și 1 în procesul de evaluare.

Cuvinte cheie:

Co-simulation, FPGA, System generator, VHDL, Digital techniques, BPSK, QPSK, modulator, demodulator

Importanța tezei:

Utilizarea circuitelor FPGA în domeniul comunicațiilor digitale a cunoscut o dezvoltare remarcabilă în ultimii ani, acestea devenind o componentă esențială în dezvoltarea dar și implementarea sistemelor digitale. O dată cu creșterea frecvenței de operare a circuitelor FPGA, verificarea funcționalității modelelor ASIC în FPGA-uri a devenit o metodă eficientă și economică.

Această lucrare prezintă utilizarea dispozitivelor FPGA în sisteme digitale de comunicații, beneficiind de avantajul că circuitele FPGA au capacitatea de a realiza în paralel operații de mare viteză. Au fost simulate, testate și implementate în FPGA-uri modele ale sistemelor digitale bazate pe tehnica modulării și demodulării BPSK și QPSK. Rezultatele conduc la concluzia că astfel de sisteme sunt adecvate, atât în transmiterea de date (comunicații wireless), cât și în domenii specifice, cum ar fi comunicațiile subacvatice, precum și în sistemele de poziționare globală GPS.

Conținutul tezei și contribuții pe capitole:

Capitolul 1, cu rol introductiv, subliniază motivația și actualitatea abordării temei alese și prezintă structura conținutului tezei.

Capitolul 2 – Resurse și metode

În prima parte a capitolului, sunt analizate succint circuitele FPGA și sistemele reconfigurabile. Sunt descrise principalele arhitecturi FPGA și instrumentele software folosite pentru simularea și implementarea diverselor aplicații. În urma analizei efectuate s-a optat pentru plăci de dezvoltare cu FPGA (Nexys2 și Spartan 3E) și pachetul ISE Webpack furnizate de firma Xilinx.

Capacitățile simulatorului FPGA au fost investigate printr-o metodă eficientă, constând în simulări funcționale și post-rutare (tabel 1), urmate de măsurări ale performanțelor reale ale implementărilor dezvoltate (tabel 1, tabel 2 și fig.1).

Tabel 1. Întârzieri între semnale folosind simularea post-rutare, urmată de măsurări

Întârzieri / Semnale	Simulare post-rutare [ps]	Timp măsurat la primul conector de 6 pini [ps]	Timp măsurat cu semnalele realocate la primul conector [ps]	Timp măsurat la al doilea conector de 6 pini [ps]
3_4	418	579	405	405
4_5	645	670	516	1040

Table 2. Timpul real calculat

Întârzieri [ps] Semnale	Rise Time măsurat [ps]	Rise Time al osciloscopului [ps]	Rise Time real [ps]
3_4	579	400	418
4_5	670	400	537

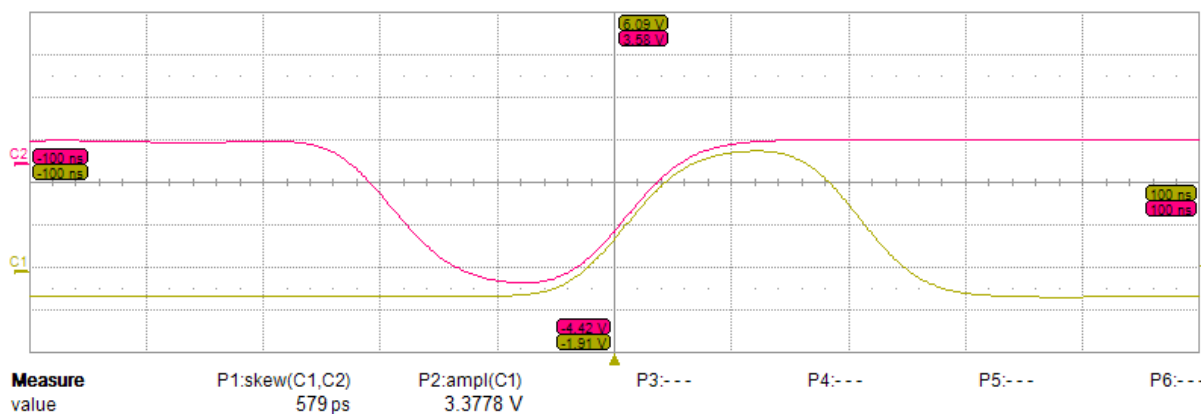


Fig.1 Întârzierea măsurată între două semnale

În a doua parte a capitolului 2 sunt prezentate motivele pentru care procesarea digitală a semnelor este potrivită pentru sistemele reconfigurabile. Instrumentul software cel mai utilizat în simularea FPGA-urilor și bazat pe mediul Matlab /Simulink este System Generator, dezvoltat de compania Xilinx. Tot în cadrul acestui capitol au fost analizate *avantajele și dezavantajele folosirii programului System Generator. Pentru a analiza etapele de implementare și avantajele oferite de System Generator, s-a simulat și testat un sumator realizat dintr-o constantă și un generator sinusoidal.*

Capitolul 3 – Tehnica modulării în era digitală

În cadrul capitolului 3 se prezintă componentele sistemelor de comunicație digitale, precum și funcționarea emițătorului și receptorului și rolul canalului de comunicație. Pe lângă aceste componente, sunt analizate cele trei criterii principale în alegerea unei tehnici de modulare/demodulare (eficiența de putere, banda de frecvențe și complexitatea sistemului). Tot în cadrul acestui capitol sunt prezentate noțiunile teoretice ale tehnicilor digitale BPSK și QPSK. Avantajul oferit de QPSK este evident: se transmite de două ori mai multă informație în aceeași bandă de frecvențe în comparație cu BPSK. *Două aplicații pentru BPSK și QPSK au fost dezvoltate în programul Matlab.*

Tot în cadrul capitolului 3, *este realizat un studiu bibliografic despre tehnicile BPSK și QPSK, precum și implementarea acestor tehnici în FPGA.* Deși FPGA-urile au apărut la mijlocul anilor 1980, din cauza decalajului dintre instrumentele software existente și imposibilitatea resursele generoase hardware oferite de aceste structuri, abia la începutul anilor 2000 acest domeniu s-a dezvoltat accelerat. Unul dintre instrumentele care a făcut posibilă această dezvoltare este programul Matlab, utilizat în tandem cu System Generator, abordare preferată în majoritatea universităților și colectivelor prestigioase de cercetare din lume. Tot în cadrul acestui studiu sunt prezentate succint domeniile în care implementările FPGA sunt potrivite: procesare audio-video, aplicații biomedicale, comunicații wireless și

subacvatice. În domeniul comunicațiilor wireless, precum și cel al comunicațiilor subacvatice cele mai moderne abordări utilizează chiar tehnicile de modulare/demodulare (BPSK și QPSK), a căror implementare în FPGA este analizată teoretic și experimental în această lucrare.

Se prezintă de asemenea o sinteză a principalelor implementări în literatura de specialitate ale tehnicilor cu modulare de fază, BPSK și QPSK, pe diferite sisteme de dezvoltare cu FPGA (tabel 3).

Tabel 3. Sinteza principalelor implementări ale tehnicilor BPSK și QPSK în FPGA

Modularea folosită	Titlu bibliografic	Placa de dezvoltare	Resursele utilizate		
			Flip-Flops	LUTs	Slices
B P S K	[27]	Virtex-4	1%	1%	1%
	[30]	Virtex-4	6%	27%	25%
	[97]	Spartan 3E	13%	13%	16%
	[143]	Virtex-II	1%	9%	10%
	[160]	Virtex-4	11%	11%	15%
Q P S K	[30]	Virtex-4	1%	16%	17%
	[60]	Virtex-II	1%	2%	2%
	[135]	Virtex-II	1%	13%	13%

Capitolul 4 – Tehnica modulării BPSK în FPGA

Capitolul 4 prezintă simularea, testarea și implementarea tehnicii BPSK în FPGA. Capitolul a fost împărțit în 3 subcapitole, astfel:

- în prima parte, *un sistem (modulator și demodulator) BPSK existent a fost analizat, îmbunătățit și apoi implementat pe un singur sistem de dezvoltare cu FPGA (fig.2). Noutatea detectorului a presupus modificarea structurii registrului liniar cu reacție bazat pe un numărător în inel, mijloc prin care s-a îmbunătățit calitatea secvenței de date aleatoare. Analiza și implementarea detectorului a fost realizată pe placa Nexys2, care are în componența sa un FPGA Spartan 3E cu multiplicatoare dedicate, astfel nemaifiind nevoie de un multiplicator Booth (relativ lent).*

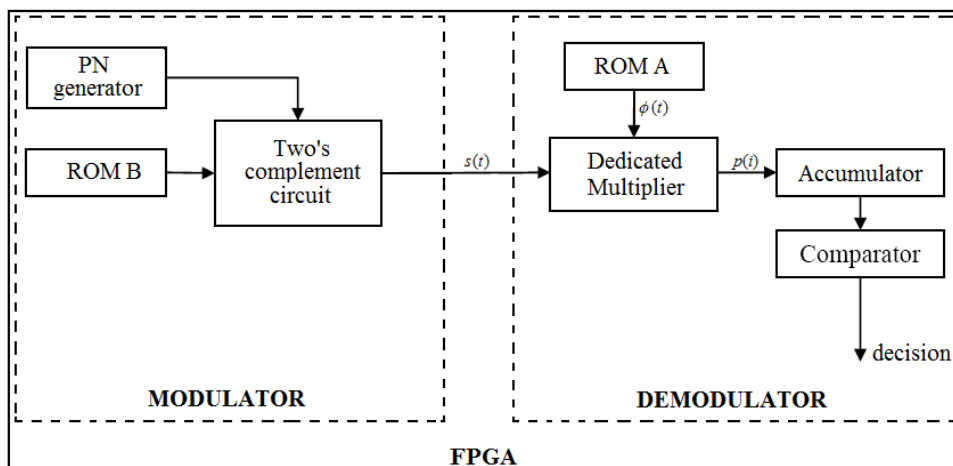


Fig.2 Schema bloc a sistemului BPSK implementat pe un singur sistem de dezvoltare cu FPGA

- a doua parte a capitolului se referă la analiza modulatorului BPSK:
 - Pentru verificarea conceptului de modulare BPSK, *modulatorul a fost întâi simulat în Simulink (în două variante).*
 - Apoi, *modulatorul a fost transpus în mediul System Generator (în patru variante), realizându-se simularea acestuia cu blocuri specifice FPGA-urilor.*
 - *Implementarea efectivă a modulatorului BPSK este realizată pe cele două plăci de dezvoltare cu FPGA (în două variante).*
 - *prima variantă a modulatorului a fost realizată folosind o metodă vizuală, cu rutarea semnalelor la un monitor*
 - *a doua variantă a presupus rutarea semnalelor la diferiți pini ai plăcii, ceea ce a permis în final analiza și testarea performanțele sistemului.*
- ultima parte a capitolului prezintă realizarea unui sistem BPSK, ceea ce implică atât analiza modulatorului, cât și cea a demodulatorului omonim:
 - *Verificarea conceptului de modulare și demodulare BPSK a presupus simulări în Simulink (o variantă).*
 - *Testarea sistemului BPSK cu blocuri specifice FPGA-urilor a fost realizată în System Generator (o variantă, fig.3) .*

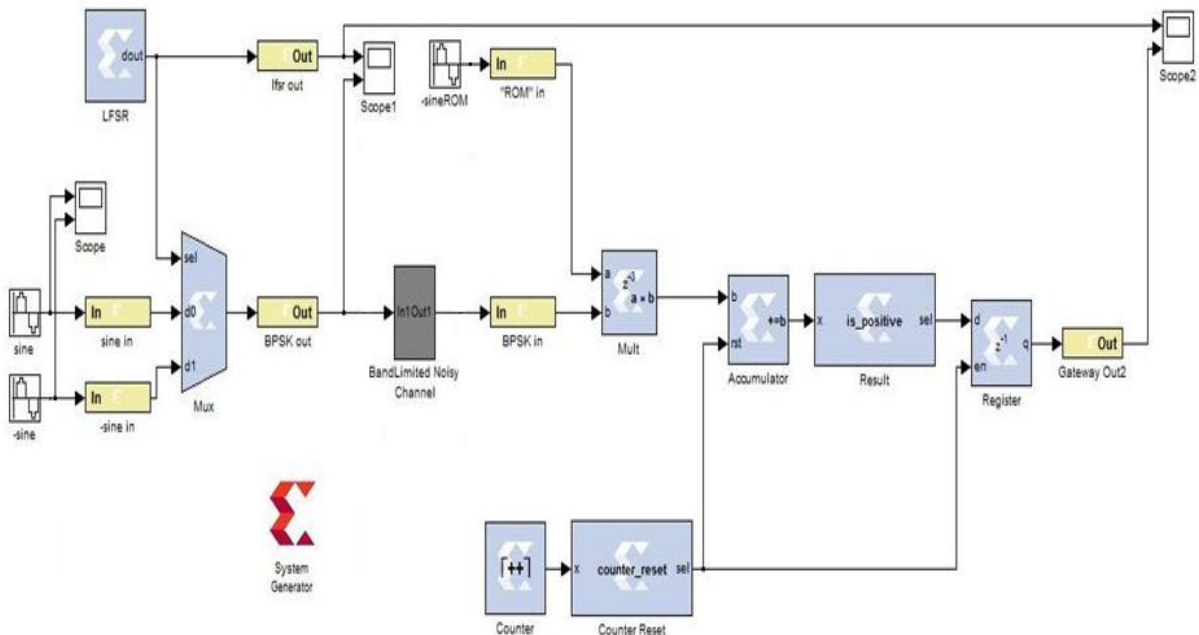


Fig.3 Sistem (modulator și demodulator) BPSK în System Generator

- *Implementarea sistemului BPSK pe două plăci de dezvoltare cu FPGA (fig.4) a condus la optimizarea arhitecturii propuse precum și măsurătorile aferente (fig.5).*

Se prezintă de asemenea o comparație (tabel 4) între principalele implementări din literatura de specialitate a tehnicii BPSK pe diferite sisteme de dezvoltare cu FPGA și implementările descrise în lucrarea de față, iar resursele utilizate sunt simțitor mai mici.

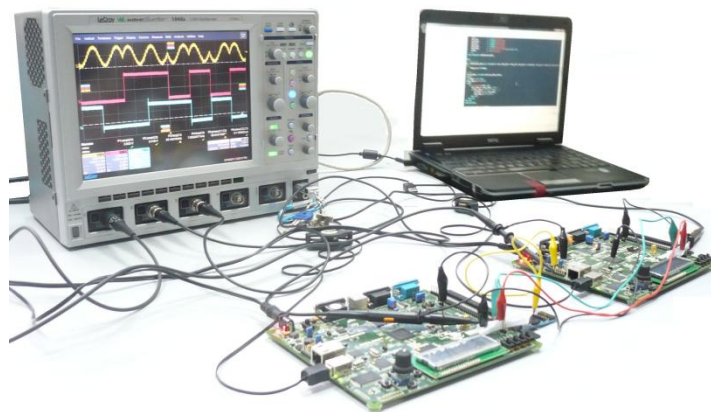


Fig. 4 Partea experimentală folosită în implementarea sistemului BPSK

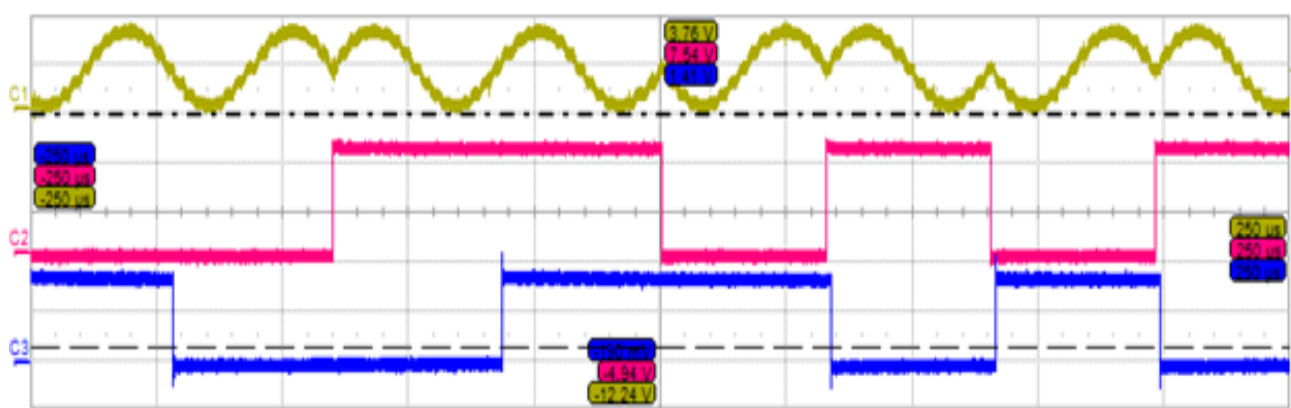


Fig. 5 Măsurări ale semnalului modulat BPSK, secvența binară inițială și secvența binară obținută după demodulare

Tabel 4. Comparare între principalele implementări a tehnicii BPSK prezentate în literatura de specialitate și implementările proprii

Modularea folosită	Titlu bibliografic	Placa de dezvoltare	Resursele utilizate		
			Flip-Flops	LUTs	Slices
B P S K	[27]	Virtex-4	1%	1%	1%
	[30]	Virtex-4	6%	27%	25%
	[97]	Spartan 3E	13%	13%	16%
	[143]	Virtex-II	1%	9%	10%
	[160]	Virtex-4	11%	11%	15%
	[122]	Spartan 3E	7%	10%	16%
	[123]	Spartan 3E (modulator)	1%	1%	2%
	[128]	Spartan 3E (demodulator)	1%	2%	3%

Capitolul 5 – Tehnica modulării QPSK în FPGA

Capitolul 5 prezintă simularea, testarea și implementarea tehnicii QPSK în FPGA. Capitolul a fost împărțit în 2 subcapitole, astfel:

- prima parte a capitolului a presupus doar analiza modulatorului QPSK:

- Pentru verificarea conceptului de modulare QPSK, *modulatorul a fost întâi simulat în Simulink.*
- Ulterior, *modulatorul a fost transpus în mediul System Generator, prin configurarea acestuia cu blocuri specifice FPGA-urilor.*
- *Implementarea efectivă a modulatorului QPSK pe cele două plăci de dezvoltare cu FPGA prin rutarea semnalelor la diferiți pini ai plăcii a permis în final analiza și testarea performanțelor sistemului.*
- a doua parte a capitolului prezintă realizarea unui sistem QPSK, ceea ce presupune atât analiza modulatorului, cât și cea a demodulatorului QPSK:
 - *Verificarea conceptului de modulare și demodulare QPSK prin simulări în Simulink.*
 - *Testarea sistemului QPSK cu blocuri specifice FPGA a fost realizată în System Generator (fig.6).*

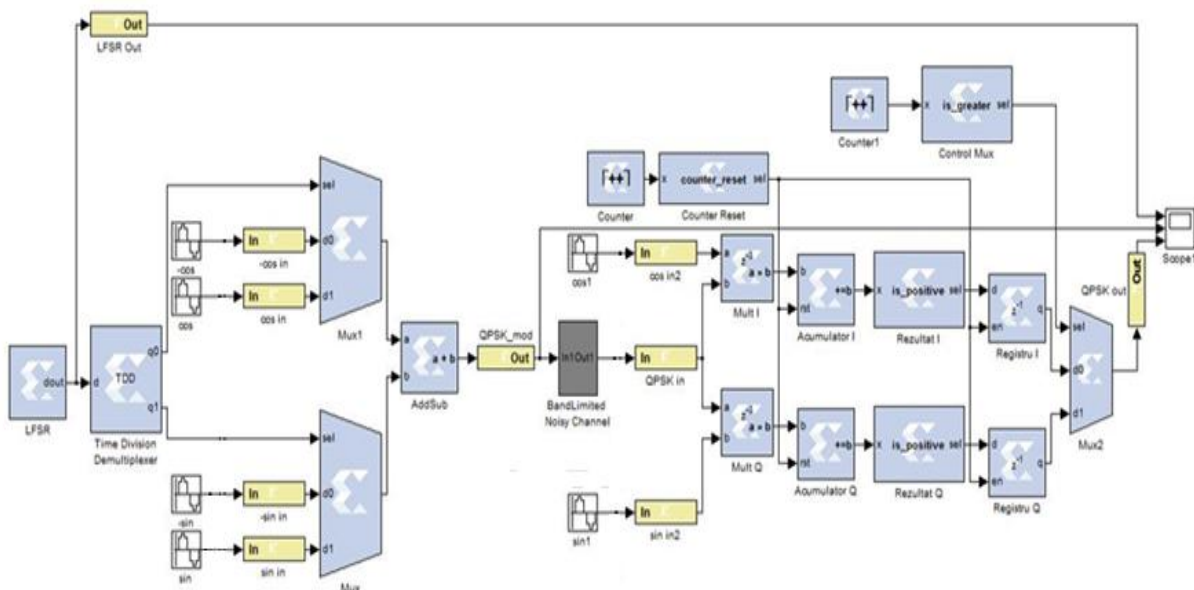


Fig.6 Sistem (modulator și demodulator) QPSK în System Generator

- *Implementarea sistemului QPSK pe două plăci de dezvoltare cu FPGA a condus la optimizarea arhitecturii propuse, precum și a măsurărilor aferente (fig.7).*



Fig. 7 Măsurări ale semnalului inițial QPSK și secvența binară obținută după demodulare

Se prezintă de asemenea o comparație (tabel 5) între principalele implementări în literatura de specialitate a tehnicii QPSK pe diferite sisteme de dezvoltare cu FPGA și implementările descrise în lucrarea de față, iar resursele utilizate sunt de asemenea mai mici.

Tabel 5. Comparare între principalele implementări a tehnicii QPSK prezentate în literatura de specialitate și implementările proprii

Modularea folosită	Titlu bibliografic	Placa de dezvoltare	Resursele utilizate		
			Bistabile	LUTs	Slices
Q P S K	[30]	Virtex-4	1%	16%	17%
	[60]	Virtex-II	1%	2%	2%
	[135]	Virtex-II	1%	13%	13%
	[124]	Spartan 3E (modulator)	1%	1%	2%
	[125]	Spartan 3E (demodulator)	2%	2%	2%

NOTĂ: De asemenea trebuie luat în calcul că resursele hardware disponibile pe plăcile Virtex-II și Virtex 4 sunt mult mai mari în raport cu placa Spartan 3E.

Capitolul 6 – Sistemele BPSK și QPSK utilizând tehnica Co-simulării hardware

În capitolul 6 se prezintă tehnica modernă a co-simulării hardware, ce permite compilarea *efectiv în hardware* a porțiunii din System Generator care urmează să fie testată

Modele digitale originale ale modulatorului și sistemului BPSK, precum și a modulatorului și sistemului QPSK au fost validate în acest capitol utilizând tehnica co-simulării hardware. De asemenea, s-a realizat o comparație între resursele logice utilizate de placa de dezvoltare în cazul implementărilor descrise în capitolele 4 și 5 și implementările folosind tehnica co-simulării hardware. Fiecare proiect realizat în Simulink/System Generator a fost implementat în hardware folosind cele două medii de dezvoltare software: Matlab/Simulink și Xilinx ISE. Timpul folosit pentru a simula proiecte în System generator este mai mare decât timpul necesar simulărilor în Simulink. Totuși, folosind System Generator, timpul folosit în simulare este cu *un ordin de mărime mai mic* decât folosind alt simulator hardware. De asemenea, timpul pentru proiectarea unui proiect în System Generator este mai mic decât timpul utilizat pentru scrierea codului VHDL. *Un avantaj major al oricărui proiect realizat în System Generator este că acesta poate fi validat prin simulări înainte de implementarea sa în hardware.*

Capitolul 7 – Concluzii și contribuții

În ultimul capitol al lucrării, se prezintă concluziile acestei teze, se punctează contribuțiile personale realizate pe parcursul cercetării, precum și direcțiile viitoare de cercetare.

Principalele contribuții:

- *Capacitățile simulatorului FPGA au fost investigate printr-o metodă eficientă, constând în simulări funcționale și post-rutare, urmate de măsurări ale performanțelor reale ale implementărilor dezvoltate.*

- *Avantajele și dezavantajele folosirii programului System Generator au fost prezentate. Pentru a analiza etapele de implementare și avantajele oferite de System Generator, s-a simulat și testat un sumator realizat dintr-o constantă și un generator sinusoidal.*
- *S-a realizat un studiu bibliografic despre tehnicile BPSK și QPSK, precum și implementarea acestor tehnici în FPGA. De asemenea, s-a prezentat o sinteză a principalelor implementări în literatura de specialitate ale tehnicilor cu modulare de fază, BPSK și QPSK, pe diferite sisteme de dezvoltare cu FPGA.*
- *Un sistem (modulator și demodulator) BPSK existent a fost analizat, îmbunătățit și apoi implementat pe un singur sistem de dezvoltare cu FPGA. Noutatea detectorului a presupus modificarea structurii registrului liniar cu reacție bazat pe un numărător în inel, mijloc prin care s-a îmbunătățit calitatea secvenței de date aleatoare. Analiza și implementarea detectorului a fost realizată pe placa Nexys2, care are în componența sa un FPGA Spartan 3E cu multiplicatoare dedicate, astfel nemaifiind nevoie de un multiplicator Booth (relativ lent).*
- Analiza modulatorului BPSK/QPSK:
 - *Pentru verificarea conceptului de modulare BPSK și QPSK, modulatorul a fost întâi simulat în Simulink.*
 - *Apoi, modulatorul a fost transpus în mediul System Generator, realizându-se simularea acestuia cu blocuri specifice FPGA-urilor.*
 - *Implementarea efectivă a modulatorului BPSK/QPSK este realizată un sistem de dezvoltare cu FPGA.*
- Analiza sistemului BPSK/QPSK:
 - *Verificarea conceptului de modulare și demodulare BPSK/QPSK a presupus simulări în Simulink.*
 - *Testarea sistemului BPSK/QPSK cu blocuri specifice FPGA-urilor a fost realizată în System Generator.*
 - *Implementarea sistemului BPSK/QPSK pe două plăci de dezvoltare cu FPGA a condus la optimizarea arhitecturii propuse precum și măsurătorile aferente.*
- *Modele digitale originale ale modulatorului și sistemului BPSK, precum și a modulatorului și sistemului QPSK au fost validate utilizând tehnica co-simulării hardware. Un avantaj major al oricărui proiect realizat în System Generator este că acesta poate fi validat prin simulări înainte de implementarea sa în hardware.*

Lista de publicații proprie

- [1] **S.O.Popescu**, A.S. Gontean, I. Lie, *Comparing FPGA Behavioral Simulation, Post – Route Simulation with real – life experiments*, Proceedings of the 15th International Symposium for Design and Technology of Electronics Packages, Hungary, 2009, pp. 75 – 80.
- [2] **S.O.Popescu**, A.S. Gontean, *Virtex – II Timing Simulation vs. Reality*, Telecommunications Forum Telfor, Serbia, 2009, pp. 755 – 758
- [3] **S.O.Popescu**, G. Budura, A.S. Gontean, *Review of PSK and QAM – Digital Modulation Techniques on FPGA*, Joint Conferences on Computational Cybernetics and Technical Informatics CONTI, Romania, 2010, pp. 327 - 332

- [4] **S.O.Popescu**, A.S.Gontean, F.Alexa, *Improved FPGA-based Detector*, Proceedings of the 6th IEEE International Symposium on Applied Computational Intelligence and Informatics, Romania, 2011, pp. 455-458.
- [5] **S.O.Popescu**, A.S.Gontean, G.Budura, *Simulation and Implementation of a BPSK modulator on FPGA*, Proceedings of the 6th IEEE International Symposium on Applied Computational Intelligence and Informatics, Romania, 2011, pp. 459-463.
- [6] **S.O.Popescu**, A.S.Gontean, D.Ianchis, *QPSK Modulator on FPGA*, Proceedings of the 9th IEEE International Symposium on Intelligence Systems and Informatics, Serbia, 2011, pp. 359-364.
- [7] **S.O.Popescu**, A.S.Gontean, D.Ianchis, *Implementation of a QPSK System on FPGA*, Proceedings of the 9th IEEE International Symposium on Intelligence Systems and Informatics, Serbia, 2011, pp. 365-370.
- [8] D. Ianchis, V. Tiponut, **S. Popescu**, Z. Haraszy, *Improved Collision Detection System Inspired from the Neural Network of the Locust*, Proceedings of the 9th IEEE International Symposium on Intelligence Systems and Informatics, Serbia, 2011, pp.211-215.
- [9] **S.O.Popescu**, A.S. Gontean, *Performance comparison of the BPSK and QPSK Modulation Techniques on FPGA*, Proceedings of the 17th International Symposium for Design and Technology of Electronics Packages, Romania, 2011, pp. 257 – 260.
- [10] **S.O.Popescu**, A.S. Gontean, G.Budura, *BPSK System on FPGA*, Proceedings of the 10th Jubilee International Symposium on Applied Machine Intelligence and Informatics, Slovakia, 2012, pp. 301-306.
- [11] **S.O.Popescu**, A.S. Gontean, G.Budura, *Hardware Co-Simulation of the BPSK and QPSK Systems on FPGA*, Proceedings of the 11st IFAC/IEEE International Conference on Programmable Devices and Embedded Systems, Czech Republic, *in press*.
- [12] **S.O.Popescu**, A.S. Gontean, G.Budura, *Modern Implementation of a BPSK Modulator on FPGA*, submitted at the International Journal of Advanced Computer Science, *unpublished*.